

Unidades de Processamento de Imagem em tempo real*

Leonel A. Sousa
Eng. Elect. (U.A.)

H. Duarte-Ramos
Prof. Dr. Eng. Elect. (FCT/UNL)

Grupo de Engenharia Sistemica (FCT/UNL)

resumo

Apresenta-se um conjunto de unidades de processamento dedicadas à realização, em tempo real, de algoritmos de processamento de imagem. Estas unidades recebem as imagens do digitalizador processando-as ao ritmo de formação da imagem. Os algo-

ritmos considerados utilizam operadores locais e globais, usando-se um circuito dedicado para cálculo do histograma da imagem. As unidades de processamento podem ser associadas a um dispositivo de aquisição de imagem (por exemplo para redução de ruído ou reforço das características da imagem), funcionando autonomamente, ou integradas num sistema

de imagem com uma estrutura de processamento distribuída.

summary

The paper describes the operations of a set of hardware processing units for real time image processing. Data received from the image digitizer is processed at a frame rate. Processing units

operate in a local and global way into data information. A dedicated circuit is proposed for performing real time image histogram calculations. Processing units presented may operate autonomously with image acquisition equipment (e.g. to noise reduction and features enhancement) or be integrated in a distributed image processing system.

1. Introdução

O processamento e a análise de imagens são hoje indispensáveis em áreas tão diversas como a robótica, a medicina ou a inspecção automática. Nos sistemas de imagem

(entendidos como sistemas de aquisição, processamento e análise de imagens) desempenham um papel importante os algoritmos dos níveis inferiores de processamento, vulgarmente designados como algoritmos de baixo nível ou de pré-processamento. Estes algoritmos operam sobre a imagem representada por um conjunto de pixels, organizados numa estrutura matricial, exigindo um elevado número

de operações aritméticas e lógicas.

Para um grande número de aplicações, tal como a inspecção automática «on-line» e o controlo em tempo real, o tempo de processamento é um parâmetro fundamental. Os computadores de uso geral, com arquitecturas von-Neumann (SISD «Single Instrution Stream Single Data Stream»), não são adequados para a implementação dos algoritmos de processamento de

* Comunicação apresentada nas 1.^{as} Jornadas Hispano-Lusas de Ingenieria Electrica, em Vigo, 4 a 6 de Julho de 1990.

imagem de baixo nível. Duas soluções têm sido adoptadas para reduzir o tempo de processamento destes algoritmos [1]:

- utilização de arquitecturas com múltiplos processadores, organizadas segundo estruturas bidimensionais, que operam simultaneamente sobre secções de uma imagem armazenada em memória;
- introdução nos sistemas de imagem de unidades de processamento dedicadas, que operam sobre a imagem ao ritmo de amostragem do sinal de vídeo.

Comparativamente, a primeira destas soluções apresenta um grau de flexibilidade superior (quando se utilizam processadores programáveis) enquanto a última permite operar em tempo real (CCIR 20 ms [2]), sendo geralmente menos onerosa.

Neste artigo apresentam-se unidades de processamento dedicadas que permitem realizar diversos algoritmos ao ritmo de formação das imagens. Estes algoritmos utilizam operações que podem ser agrupadas em três classes:

- operações **ponto-por-ponto** em que o valor da intensidade do pixel $[i,j]$ de uma imagem ($[i,j]$ são as coordenadas do pixel) depende apenas do valor da intensidade do pixel $[i,j]$ da imagem ou de um par de imagens;
- operações **locais** em que para o valor da intensidade do pixel $[i,j]$ concorre um conjunto de pixels seus vizinhos;
- operações **globais** em que só depois de conhecida a intensidade de todos (ou parte) dos pixels da imagem é possível calcular o valor da intensidade do pixel $[i,j]$.

A seguir são apresentadas unidades processadoras especificamente projectadas para realizar algoritmos que utilizam operadores das três classes acima referidas. Especial atenção será dada a um novo tipo de unidade processadora para algoritmos globais que utilizam informação contida no histograma da imagem.

2. Unidades de processamento para operações ponto-por-ponto

As operações ponto-por-ponto podem ser efectuadas com uma ou duas imagens. Exemplos de operações ponto-por-ponto, usando uma e duas imagens, respectivamente, são o aumento de contraste de uma imagem e a detecção de movimento por subtracção de ima-

gens. Estes operadores podem ainda ser lineares ou in-lineares.

As operações ponto-por-ponto podem ser realizadas em tempo real recorrendo a tabelas em que a cada entrada $a[i,j]$ (ou $a[i,j]$, $b[i,j]$) corresponde, segundo uma função g , uma saída $c[i,j]$ tal que (fig. 1)

$$c[i,j] = g(a[i,j])$$

ou

$$c[i,j] = g(a[i,j], b[i,j]).$$

Na figura 2 apresenta-se o esquema de blocos de uma unidade de processamento ponto-por-ponto que funciona para uma e duas imagens. Nas operações sobre duas imagens, uma das imagens tem que estar acessível a partir de uma memória (que pode ser do tipo FIFO)

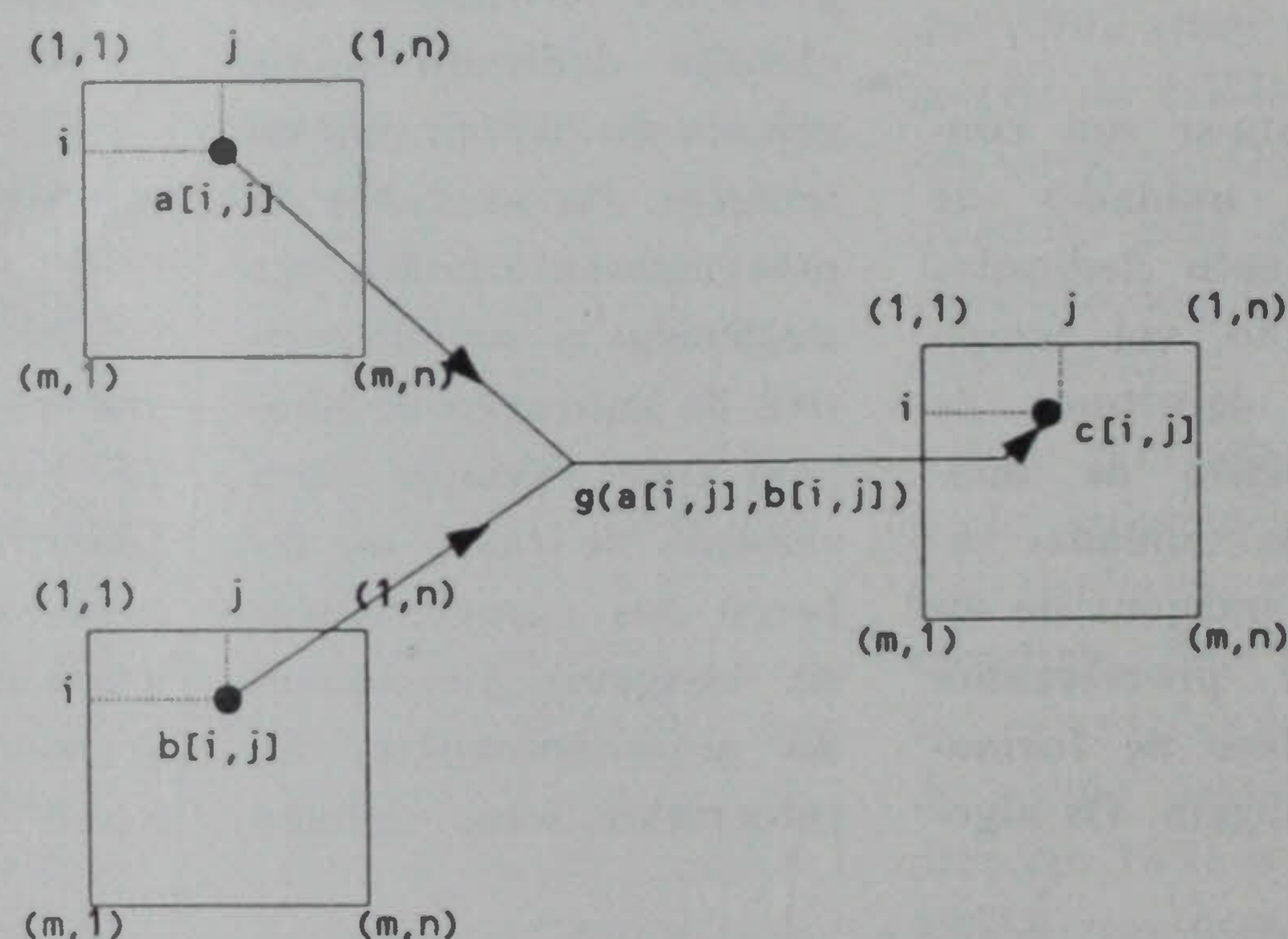


Fig. 1 — Operação ponto-por-ponto g sobre duas imagens

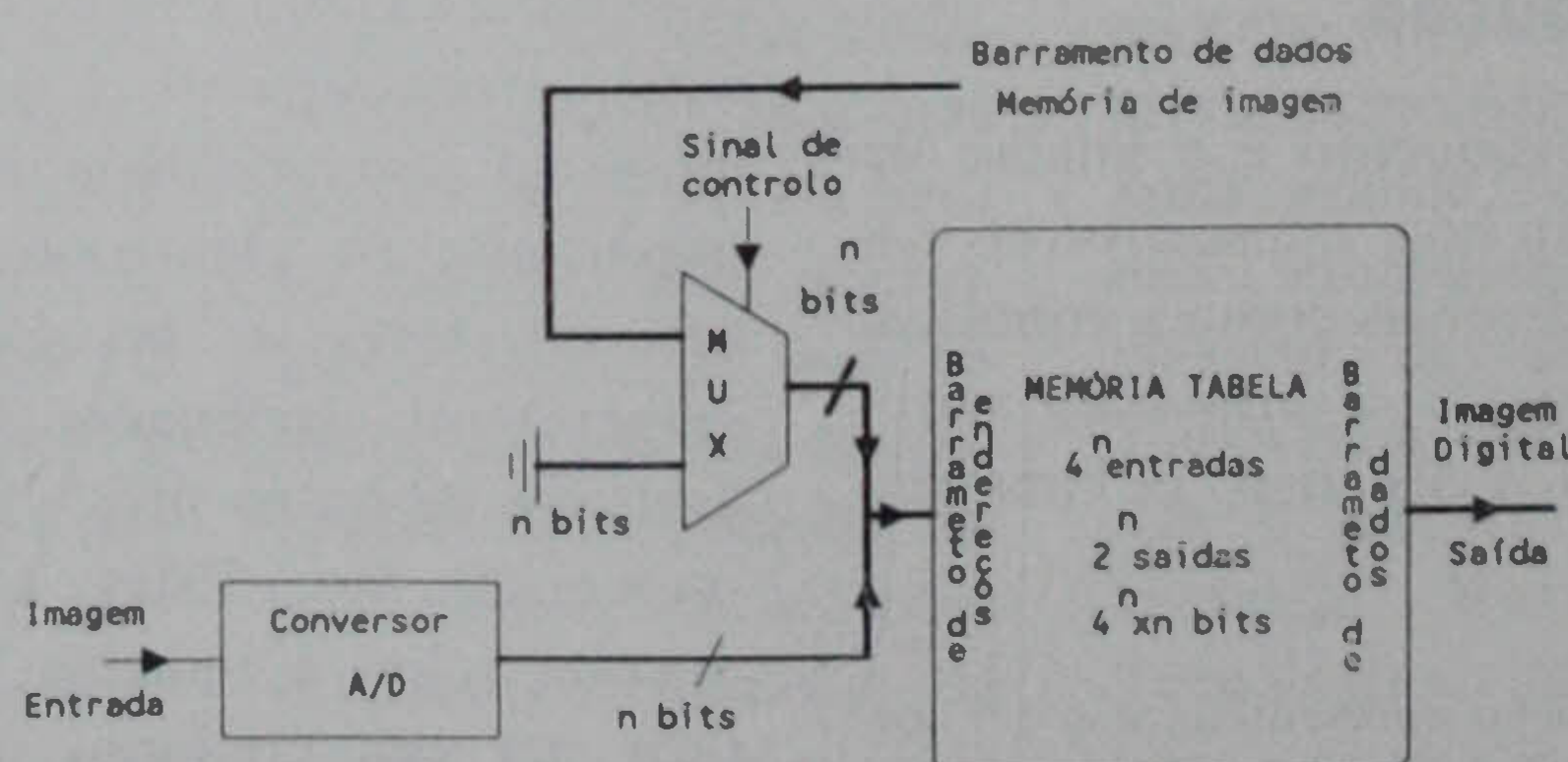


Fig. 2 — Esquema de blocos de uma unidade de processamento ponto-por-ponto

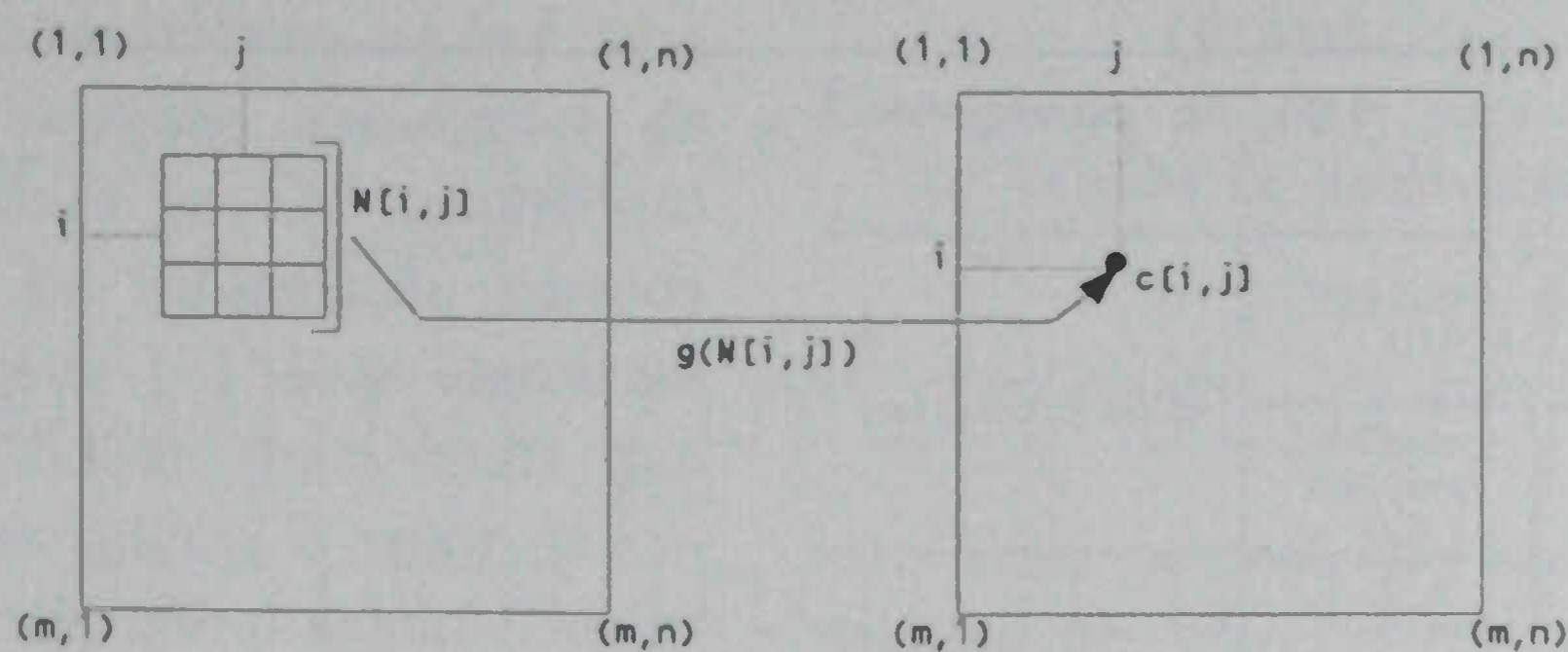


Fig. 3 — Aplicação de um operador g a uma imagem

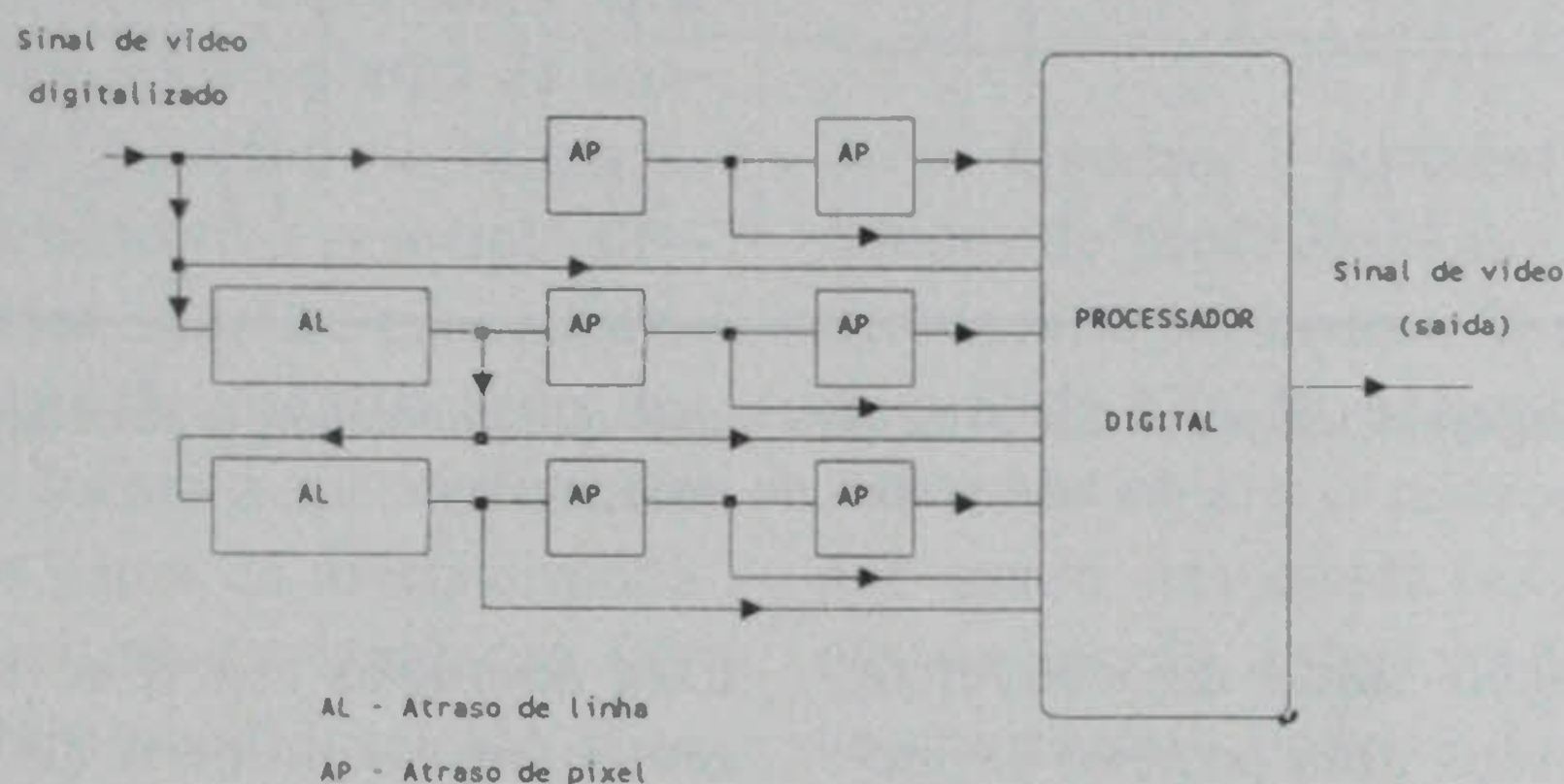


Fig. 4 — Esquema de blocos de uma unidade de processamento local (3×3)

— «First In First Out»); geralmente, as duas imagens são captadas em instantes de tempo consecutivos. A geração dos endereços para a leitura desta memória de vídeo é síncrona com o processo de aquisição da imagem.

Para operações ponto-por-ponto com uma imagem a memória deve ter um tempo de acesso inferior ao período de amostragem do sinal de vídeo (T_s). Quando as operações envolvem duas imagens é necessário, num tempo T_s , ler previamente o valor da intensidade da imagem armazenada em memória para endereçar a tabela. Supondo que o tempo de acesso das duas memórias é igual, esse tempo deve ser inferior a $T_s/2$.

Em imagens com n bits por pixel são necessárias memórias com uma capacidade de 2^{2n} palavras e um comprimento de palavra n bits para efectuar operações ponto-por-ponto sobre duas imagens. Para operações sobre uma imagem é necessária memória com uma ca-

pacidade de 2^n palavras e um comprimento de palavra n bits.

Nos sistemas de imagem as unidades de processamento ponto-por-ponto são realizadas com memórias vivas de acesso aleatório, para armazenar as tabelas, permitindo a realização de várias operações com a mesma memória. Nesses sistemas existem dispositivos responsáveis pelo carregamento das memórias.

3. Unidades de processamento para operações locais

Nas operações locais usa-se um conjunto de pixels para o cálculo do valor da intensidade de um pixel da imagem, como se ilustra na figura 3.

A intensidade de um pixel $[i,j]$, resultante da aplicação de um operador local a uma imagem depende da intensidade de outros pixels da linha i , das linhas prece-

descentes $(i-1, i-2, \dots, i-n)$ e das linhas seguintes $(i+1, i+2, \dots, i+n)$. Em cada período de amostragem têm que ser conhecidas as intensidades do conjunto de pixels a utilizar, e por isso o circuito necessita de ter memória. Memórias sequenciais FIFO funcionam como registos de atraso de linha e de pixel, como se ilustra na figura 4.

Uma operação local linear bastante usada em processamento de imagem é a convolução. A convolução de uma imagem com um núcleo de dimensão $m \times n$ exige $m \times n$ multiplicações e $m \times n - 1$ adições por pixel. Para uma frequência de amostragem de 10 MHz e um núcleo de 3×3 é necessário realizar 17 operações aritméticas (adições e multiplicações) em 100ns (tempo real). Um processador sequencial necessitaria de um ritmo de processamento de aproximadamente 170 MOPs para efectuar uma convolução em tempo real.

Na realização da convolução local de uma imagem em tempo real utilizam-se arquitecturas com vários somadores e multiplicadores a funcionar em paralelo. Existem já no mercado alguns circuitos integrados, geralmente usados para filtragem, que têm arquitecturas adequadas à realização de convoluções bidimensionais [3, 4]. Os pixels são passados para esses processadores através de memórias FIFO enquanto os coeficientes que constituem o núcleo de convolução se encontram em memória.

Com estas unidades de processamento consegue-se reduzir várias ordens de grandeza alguns algoritmos que operam localmente sobre a imagem. Como exemplo, refere-se que o cálculo do Laplaciano (núcleo 3×3) [5] de imagem de $256 \times 256 \times 8$ demora 13 290 ms num microcomputador (programado em C) com um processador 80286 (a funcionar a 10 MHz) e um coprocessador 80287. Conside-

rando um período de aquisição de 20 ms, a unidade de processamento é 650 vezes mais rápida que o computador pessoal no caso do algoritmo referido.

4. Unidades de processamento para operações globais

As operações globais sobre a imagem são, pelas suas características, as que menos se adequam a um processamento em tempo real. Para calcular a intensidade de um pixel da imagem é necessário utilizar informação geograficamente distribuída pela imagem, pelo que não é possível operar sobre a imagem à medida que esta é digitalizada. Algoritmos globais bastante usados no pré-processamento da imagem são aqueles que utilizam informação contida no histograma das imagens. Apresenta-se a seguir um novo circuito para o cálculo do histograma de uma imagem em tempo real.

A figura 5 representa um circuito de cálculo do histograma de uma imagem com M pixels e n níveis de intensidade. O circuito baseia-se numa memória com uma capacidade de $n \log_2 M$ e um contador módulo M . Durante um período do relógio de amostragem,

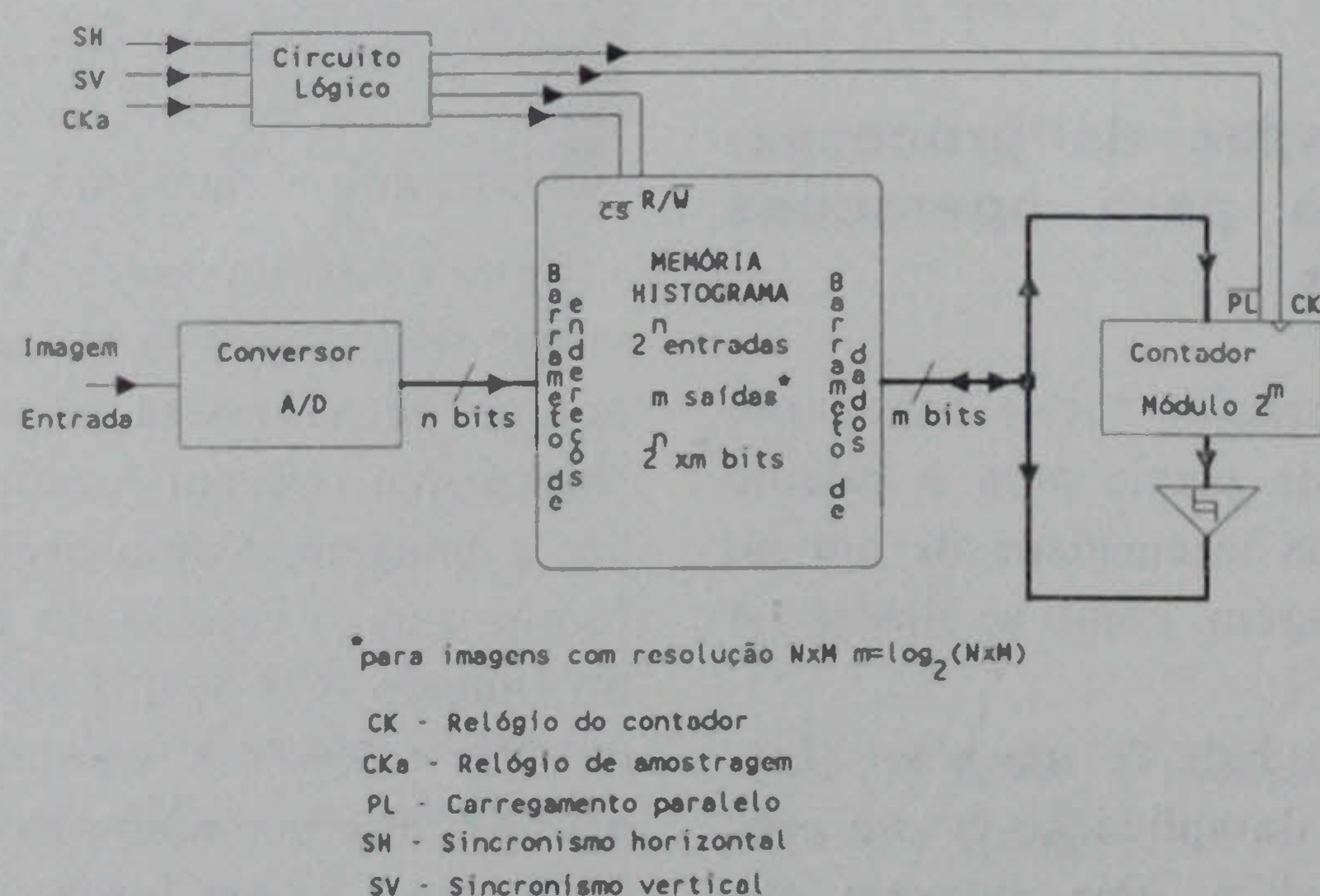


Fig. 5 — Esquema de blocos de um circuito para cálculo do histograma de uma imagem

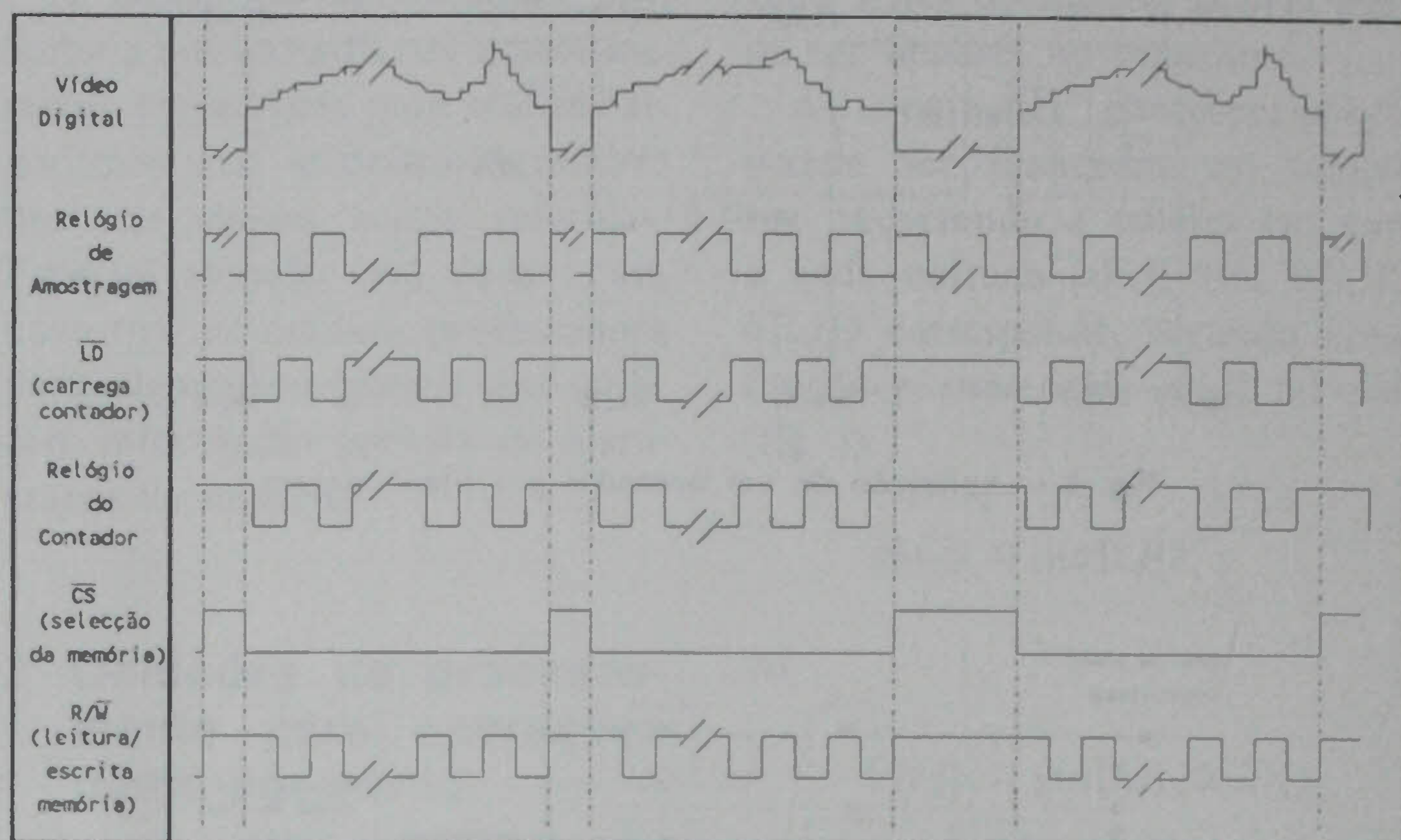


Fig. 6 — Diagrama temporal dos principais sinais que controlam o circuito de cálculo do histograma de uma imagem

a informação saída do conversor A/D endereça uma posição da memória que armazena os valores intermédios do vector histograma da imagem. O conteúdo da posição de memória passa a constituir o estado actual do contador (através das entradas paralelas). Como se observa na figura 6, a seguir é provocada uma transição no relógio do contador, adicionando-se assim uma unidade ao valor recebido da memória. Finaliza-se a operação ligando as saídas do contador ao barramento de dados da memória, que actualiza o valor da posição da tabela correspondente à intensidade do pixel digitalizado.

Esta operação repete-se tantas vezes quanto o número de pixels da imagem.

A figura 6 mostra os diagramas temporais dos sinais de alguns pontos do circuito. Verifica-se que durante o apagamento de linha e de quadro o circuito de actualização dos valores do histograma se encontra desactivado. A norma CCIR de vídeo aponta para um tempo de apagamento de linha e de quadro de $11 \mu s$ e $1,6 ms$ aproximadamente. O tempo de apagamento vertical, tempo que medeia entre a última linha visível de uma imagem e a primeira linha visível da imagem seguinte, permite a inicialização da memória que armazena o histograma.

O tempo de $1,6 ms$ de apagamento de quadro pode ser usado para processamento global da imagem em tempo real com base em informação contida no histograma. Com o intuito de verificar experimentalmente a possibilidade de implementação em tempo real de alguns dos algoritmos frequentemente utilizados recorreu-se ao DSP («Digital Signal Processor») 320C30 [6] capaz de realizar 30 milhões de operações em vírgula flutuante por segundo.

Um dos algoritmos referidos efectua a selecção automática de limiar através de um tratamento estatístico da informação contida no histograma [7]. Este algoritmo calcula o limiar (para mais que duas classes calcula o valor de vários limiares), como sendo o valor da intensidade que torna máxima a razão da variância entre classes e a variância dentro de cada classe.

Outro tipo de algoritmos que operam sobre o histograma da imagem é o de igualação do histograma [8]. O objectivo principal destes algoritmos consiste em redistribuir os níveis de quantificação das imagens de forma a aproveitar com eficiência a gama de níveis disponível. O algoritmo de igualação utilizado neste trabalho calcula para cada um dos níveis de intensidade do histograma a frequência acumulada (soma das frequências correspondentes a esse nível e aos anteriores) e converte cada um dos níveis do seguinte modo

$$z = \text{quociente } [h_{int}255/65536]$$

onde z é o novo nível de intensidade e h_{int} a frequência acumulada.

QUADRO 1
Desempenho do DSP para dois algoritmos de baixo nível

ALGORITMOS	TEMPO DE EXECUÇÃO [ms]	
	Micro-comput. (C)	DSP (Assembly)
Seleccção de limiar	220	1,4
Igualação do histograma	50	0,4

No Quadro 1 apresentam-se os tempos de processamento dos algoritmos anteriormente referidos, para o DSP 320C30 programado em *Assembly* e para o microcomputador usado nas condições enunciadas na secção anterior. Num breve comentário pode-se dizer que o tempo de execução dos dois algoritmos é reduzido de algumas ordens de grandeza com a unidade de processamento, permitindo assim a sua implementação durante o apagamento de quadro, ou seja, em tempo real: o tempo total gasto no cálculo do histograma e na realização dos algoritmos é igual ao tempo de quadro.

O circuito de cálculo do histograma foi implementado e testado a partir do sistema de processamento de imagem APICE [9, 10]. Este sistema é controlado através de um microcomputador, que foi usado como dispositivo programável com acesso à memória de histograma. O sistema APICE digitaliza imagens com 256×256 pixels e 256 níveis de intensidade a uma frequência de 6 MHz. Foram usadas memórias estáticas de 70ns com uma capacidade 1 kbyte e circuitos lógicos da família TTL série 74ALS [11]. As experiências com o 320C30 foram realizadas com base num emulador do microprocessador de sinal [12]. Na figura 7 indica-se a ligação do microprocessador de sinal às unidades de processamento.

5. Associação de diferentes tipos de unidades de processamento

As unidades de processamento apresentadas nas secções anteriores podem funcionar isoladamente ou associadas em arquitecturas paralelas ou *pipeline* [13].

Quando associadas em arquitecturas paralelas, as unidades actuam simultaneamente sobre uma ou mais imagens implementando operações separadas. Com estas arquitecturas consegue-se uma certa economia de tempo realizando diferentes operações em paralelo.

As unidades podem ainda ser associadas em *pipeline* para a realização de algoritmos mais complexos. Um algoritmo que pode ser implementado, em tempo real, efectuando um *pipeline* de duas das unidades de processamento apresentadas é o binarização de uma imagem. Calculando uma tabela com os valores «0» e «1», para intensidades inferiores e superiores ao limiar calculado, converte-se uma imagem com níveis de

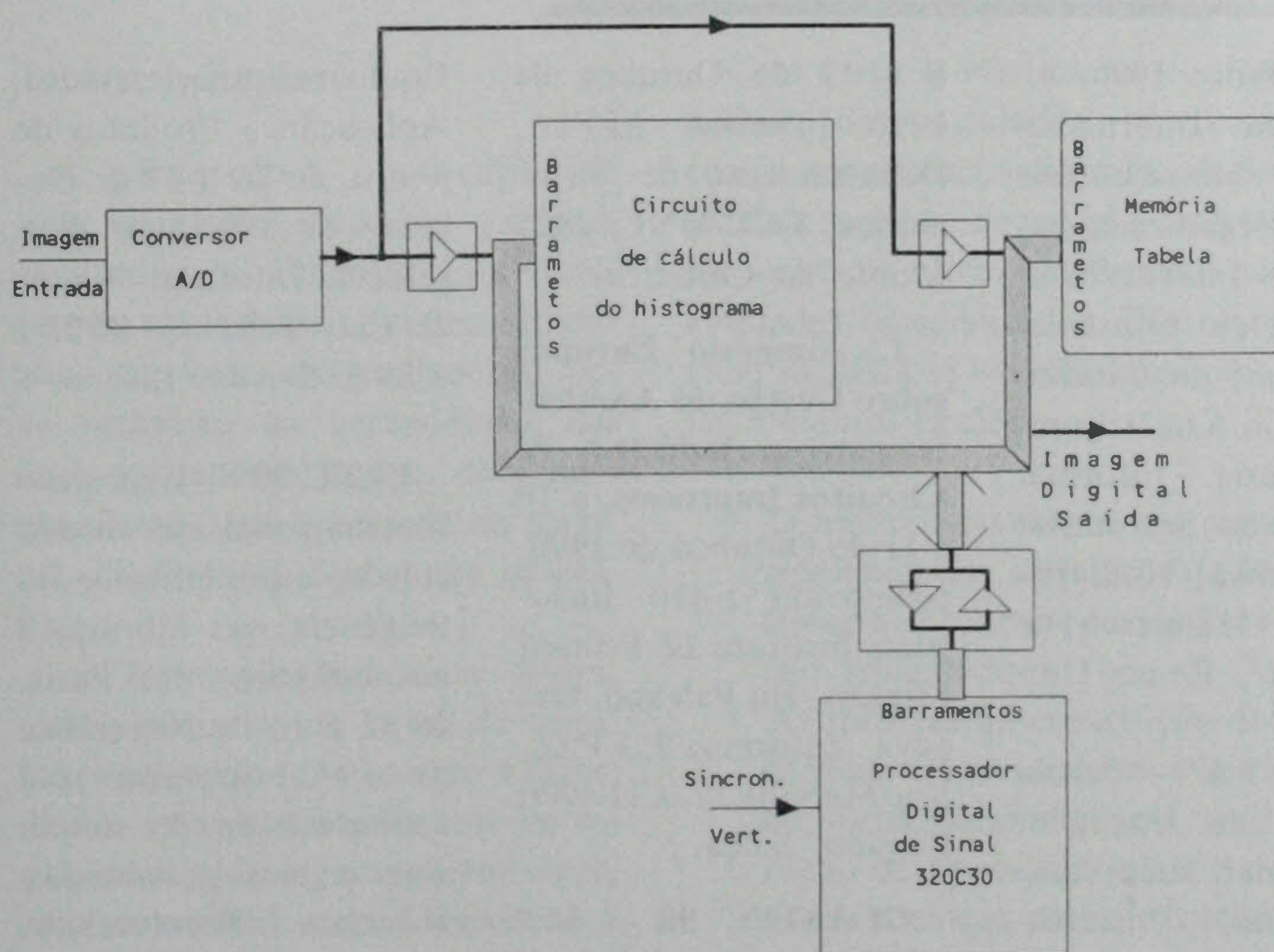


Fig. 7 — Esquema de blocos de uma unidade de processamento com o DSP

intensidade numa imagem binária no tempo de um quadro.

6. Conclusões

As unidades de processamento descritas permitem levar a cabo, em tempo real, um vasto leque de algoritmos de processamento de imagem de baixo nível. O tempo de processamento destas unidades é independente da resolução das imagens, estando esta limitada apenas pelo ritmo máximo de funcionamento dos circuitos digitais. A existência de circuitos digitais ECL permite já a realização de unidades processadoras para imagens de elevada resolução.

Várias unidades de processamento básicas podem ser usadas em paralelo ou em *pipeline*, formando unidades de processamento mais poderosas, que permitem a realização de algoritmos mais complexos.

O funcionamento das unidades de processamento apresentadas foi

testado com base no sistema de processamento de imagem APICE.

Refere-se ainda que as unidades de processamento podem funcionar autonomamente, para aplicações em que o processamento por si produzido seja suficiente. Mas também podem ser controladas a partir de um sistema de processamento de imagem programável, caso em que as unidades de processamento dedicadas preparam a informação para os algoritmos dos níveis superiores de processamento, introduzindo nos sistemas uma filosofia de processamento distribuído. ■

REFERÊNCIAS BIBLIOGRÁFICAS

- [1] R. J. OFFEN (ed.), *VLSI Image Processing*. MacGraw-Hill, 1985.
- [2] *Caractéristiques des Systèmes de Télévision Monochrome et en Couleur*, A 470-1, R 624-2, CCIR.
- [3] M. STAUFFER, J. NORMILE, *Real Time Two-Dimensional Spatial Filtering with the ZORAN Digital Filter Processor Fa-*

mily, ZORAN Technical Note, 1986.

- [4] *The Digital Signal Processing Databook*, INMOS, July 1989.
- [5] B. K. P. HORN, *Robot Vision*, MIT, 1986.
- [6] *A 40 MFLOPS Digital Signal Processor: the first Supercomputer on a Chip*, Texas Instruments, IEEE, 1987.
- [7] N. OSTU, *A Threshold Selection Method from Gray-Level Histogram*, IEEE Trans. Systems Man. Cybernet., SMC-9, 1979.
- [8] T. PAVLIDIS, *Algorithms for Graphics and Image Processing*, Computer Science Press, 1982.
- [9] L. A. SOUSA, *Algoritmos e sua Influência na Arquitectura do Sistema de Processamento de Imagem APICE*, Tese de Mestrado, IST, Novembro de 1988.
- [10] L. A. SOUSA, M. S. PIEDADE, J. J. CAEIRO, *A High Performance Image Processing System*, 1990 IEEE Intern. Symposium on Circuit and Systems.
- [11] *The TTL Data Book*, Vol. 2, Texas Instruments, 1985.
- [12] *Third-Generation TMS320 User's Guide*, Texas Instruments, 1988.
- [13] A. C. ELPHINSTON, et al, *RA-PAC: a high speed image-processing system*, IEE Proceedings, Vol. 134, N.º 1, January 1987.

CONFERÊNCIAS E EXPOSIÇÕES

International Workshops on Attribute Grammars and their Applications, de 19 a 21 de Setembro de 1990, em Paris. Informa: INRCA, Domaine de Voluceau Rocquencourt BP 105, 78153 Le Chesnay Cedex, France.

International Conference on System Development Environments and Factories, de 26 a 28 de Setembro de 1990, em Londres. Informa: SDE & F. OFFICE, Seema Group, 143/149 Farringdon Road, London EC 1R 3AD.

Small Hydro 1990, 4.ª Conferência Internacional sobre Mini-Centrals Hídricas, organizada pela revista Internacional Water & Dam Construction, de 1 a 5 de Outubro de 1990, em Kuala Lumpur, Malásia. Informa: Conference Secretariat (WP), Festival Hall, Petersfield, Hampshire GU31 4JW, Reino Unido.

2.ª EAIA — Escola Avançada de Inteligência Artificial, subordinada ao tema «Processamento de Linguagem Natural», na Guarda, de

8 a 12 de Outubro de 1990. Informa: APPIA, Departamento de Informática, FCT/UNL, 2825 Monte da Caparica.

1.º Simpósio Europeu sobre Gestão do Ambiente para a Indústria de Circuitos Impressos, a 10 e 11 de Outubro de 1990, promovido pelo European Institute of Printed Circuits, em Palexpo, Geneva. Informa: E.I.P.C., Via Maraini 17, CH-6900 Lugano, Suíça.

GLASTEC 90 — 11.ª Feira Profissional Internacional de Máquinas e

Equipamentos de Vidro, Aplicação e Produtos de Vidro, de 23 a 27 de Outubro de 1990, em Düsseldorf. Informa: Walter & Cia, Telef. 53 24 23 / 55 62 54, em Lisboa.

ELEC 90 — Exposição Internacional de electricidade, automatismo, inteligência nas fábricas e nos edifícios, em Paris, de 12 a 16 de Novembro de 1990. A feira será acompanhada de simpósios e mesas redondas. Informa: Promosalons, em Lisboa, Telefone 52 61 08.